

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
19. Mai 2005 (19.05.2005)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2005/045674 A1

(51) Internationale Patentklassifikation⁷: G06F 11/16

(21) Internationales Aktenzeichen: PCT/DE2004/001613

(22) Internationales Anmeldedatum:
22. Juli 2004 (22.07.2004)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
103 47 413.7 13. Oktober 2003 (13.10.2003) DE

(72) Erfinder; und

(75) Erfinder/Anmelder (*nur für US*): MATTES, Bernhard
[DE/DE]; Querstr. 41, 74343 Sachsenheim (DE). MAL-
ICKI, Siegfried [DE/DE]; Neckarstr. 7, 74379 Ingersheim
(DE).

(81) Bestimmungsstaaten (*soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart*): AE, AG, AL,
AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH,
CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE,
KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD,
MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG,
PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM,
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM,
ZW.

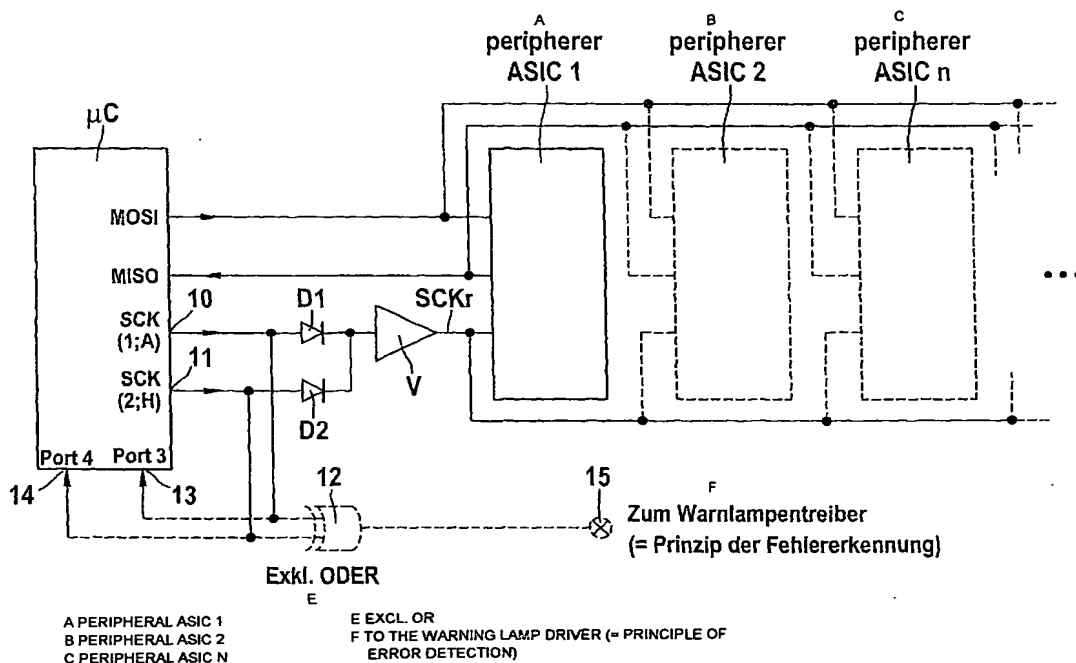
(71) Anmelder (*für alle Bestimmungsstaaten mit Ausnahme von
US*): ROBERT BOSCH GMBH [DE/DE]; Postfach 30 02
20, 70442 Stuttgart (DE).

(84) Bestimmungsstaaten (*soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart*): ARIPO (BW,

[Fortsetzung auf der nächsten Seite]

(54) Title: CONTROL DEVICE

(54) Bezeichnung: STEUERGERÄT



(57) Abstract: Disclosed is a control device featuring clocked data transmission between a processor (?C) and at least one additional circuit (ASIC 1, 2, n), the processor (?C) being used for outputting the clock pulse (SCKr). The processor (?C) monitors the clock pulse (SCKr) based on the output signals of at least two clock outputs (10, 11).

[Fortsetzung auf der nächsten Seite]



GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

Veröffentlicht:

— mit internationalem Recherchenbericht

(57) Zusammenfassung: Es wird ein Steuergerät mit einer getakteten Datenübertragung zwischen einem Prozessor (μC) und wenigstens einer weiteren Schaltung (ASIC 1, 2, n) vorgeschlagen, wobei der Prozessor (μC) selbst den Takt (SCKr) ausgibt. Der Prozessor (μC) überwacht den Takt (SCKr) anhand von den Ausgangssignalen wenigstens zweier Taktausgänge (10, 11).